

# Dynamisch rekonfigurierbare eingebettete Systeme



TECHNISCHE UNIVERSITÄT  
CHEMNITZ

Professur Schaltkreis-  
und Systementwurf



# heterogene rekonfigurierbare Systeme

Galten FPGAs noch vor einiger Zeit als energiehungrige Abwärmeproduzenten, hat sich dies dank des Fortschritts bei den Fertigungstechniken und Technologien geändert. Für die Kombination von CPU und rekonfigurierbarer Einheit hat sich der Begriff "heterogene rekonfigurierbare Systeme" (hrS) etabliert. Ausführliche Untersuchungen zu hrS, wie sie beispielsweise von Prof. Andreas Koch (Habilitation, 2004) durchgeführt wurden, haben in ihren Grundzügen noch heute Bestand. Durch den rasanten technischen Fortschritt auf dem Gebiet der rekonfigurierbaren Schaltkreise und durch die vielen wissenschaftlichen Beiträge, besonders auf dem Gebiet der run-time Reconfiguration (RTR, Reconfiguration zur Laufzeit) ist jedoch die stetige Weiterführung dieser Betrachtungen notwendig. Verschiedene Aspekte moderner hrS, unter Beachtung der speziellen Anforderungen im embedded Bereich, werden dabei durch uns adressiert. Zum einen mögliche Systemarchitekturen sowie die Integration der Möglichkeiten von hrS in moderne Betriebssysteme wie Linux. Zum anderen Aspekte der RTR und der daraus erwachsenden Möglichkeiten für Anpassungen der Hardware beim Kunden.

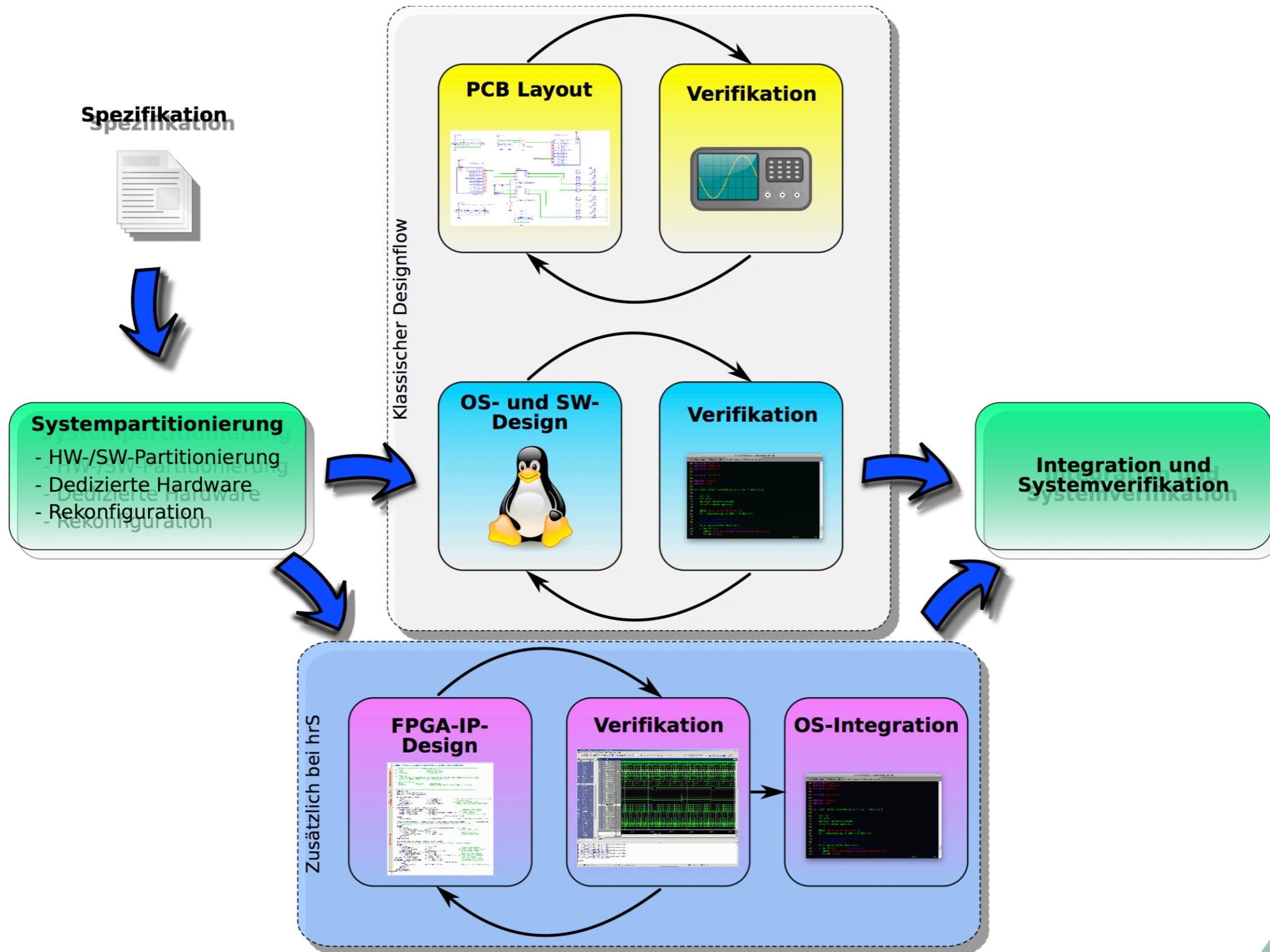


# Entwurf von hrS

Der Entwurf heterogener Hardwaresysteme erfordert in jedem der im Bild dargestellten Entwurfsschritte zusätzliche Arbeiten. Weiterhin ist mit den einzelnen Aufgaben zusätzliches Fachwissen aus den Bereichen Systementwurf, Hardware- und Softwaredesign verbunden. Bei der Systempartitionierung müssen neben der klassischen Trennung von Hardware- und Softwareaufgaben der Typ des hrS und die in programmierbarer Logik zu realisierenden Aufgaben festgelegt werden. Parallel zum Leiterplattendesign und zur Erstellung bzw. Anpassung des gewählten Betriebssystems an die Hardwareplattform erfolgt die Beschreibung der Logikfunktionen, z.B. mit einer HDL (Hardwarebeschreibungssprache). Erst nach Fertigstellung des HDL-Design kann auch die Integration der FPGA-Komponenten in die Betriebssystemumgebung erfolgen. Zur Lebenszeit des Systems können dann weitere HDL-Designs entstehen und auf das FPGA gebracht werden. Dazu existieren verschiedene Strategien, wie der Austausch der Designs erfolgen kann. So ist eine vollständige Rekonfiguration ebenso denkbar wie ein partieller Austausch von Designteilen ohne die Funktion anderer Designteile zu beeinflussen.



# Angepasster Designflow



# Eigene Plattformen

Die Firma Xilinx gilt sowohl bei den FPGA als auch bei den Methoden und Tools für dynamische und dynamisch-partielle Rekonfiguration als Marktführer. Doch auch die Konkurrenten Altera und Actel arbeiten an der Erweiterung ihrer Produkte. An der Professur Schaltkreis- und Systementwurf existieren diverse Systeme bei denen Xilinx-FPGA für die Realisierung verschiedener hrS verwendet werden.

## Virtex 2 Pro



- SoC-Design
- Linux-OS
- PC-ähnliche Schnittstellen

## Virtex 5



# Eigene Plattformen



- **Prozessor-Board**
  - PowerPC-Prozessor, Grafikchip (SM501)
  - RAM, Flash, PCI, CAN, RS232
- **FPGA-Board**
  - Xilinx Virtex-4
  - RAM, Flash, GPIOs
- **Linux-OS**
  - PCI-Treiber für Konfiguration und Kommunikation



- **AVR32 Evaluation Board**
  - AVR32, Flash, RAM
  - Vielzahl an Schnittstellen
- **FPGA-Board**
  - Spartan 3E
  - Display und Schnittstellen
- **Linux-OS**
  - Kerneltreiber für Konfiguration